

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

① • **BLACK BORDERS**

- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS

② • **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**

- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-070214

(43)Date of publication of application : 10.03.1998

1)Int.Cl.

H01L 23/15
C03C 10/00
C04B 35/16
H01L 23/13
H01L 23/12
H05K 1/03

1)Application number : 08-227014

(71)Applicant : KYOCERA CORP

2)Date of filing : 28.08.1996

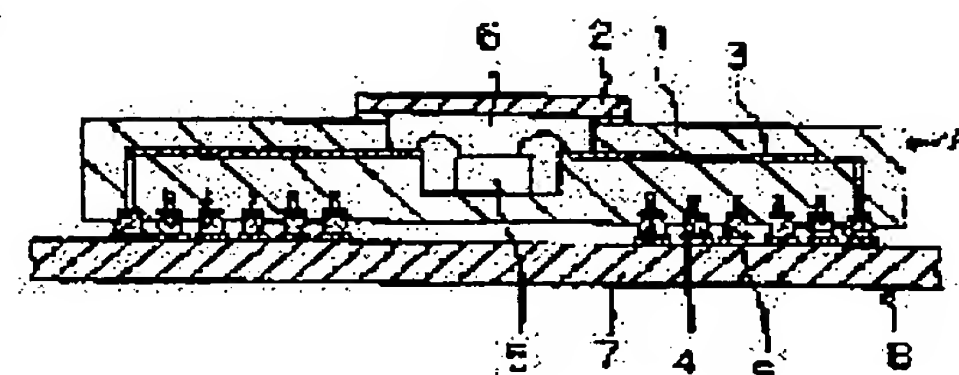
(72)Inventor : YAMAGUCHI KOICHI
FURUKUBO YOJI
AZUMA MASAHIKO
YONEKURA HIDETO
HAMADA NORIAKI

4) WIRING BOARD, PACKAGE FOR ACCOMMODATING SEMICONDUCTOR ELEMENT AND ITS MOUNTING STRUCTURE

7)Abstract:

PROBLEM TO BE SOLVED: To provide a highly reliable semiconductor element housing package and the mounting structure thereof which can maintain rigid and stable connection for a long period of time the package housing, for an external electric circuit using glass-epoxy resin as an insulator, a wiring board providing a metal wiring layer at the surface or side of the insulating board having a high thermal expansion characteristic and a semiconductor element having a high thermal expansion characteristic and housing semiconductor element.

SOLUTION: In a wiring board providing a metal wiring layer 3 of Ag at the surface or inside of an insulating board 1 or a package A for housing semiconductor element, the insulating board 1 is formed by a sintered body having the thermal expansion coefficient at 40 to 400°C of 8 to 18ppm/°C obtained by sintering a mold body including the glass powder of 20 to 80 volume % including BaO of 10wt.% or more and the filler of 80 to 20 volume including metal oxide of the thermal expansion coefficient of 6ppm at 40 to 400°C. This insulating board 1 is then mounted, via the connecting terminal 4, by the soldering junction on the external electric circuit board B where the wiring conductor 8 is deposited on the surface of insulator including at least an organic resin.



GAL STATUS

ate of request for examination]

18.07.2000

ate of sending the examiner's decision of rejection]

ind of final disposal of application other than the

aminer's decision of rejection or application converted

gistration]

ate of final disposal for application]

atent number]

3323074

ate of registration]

28.06.2002

lumber of appeal against examiner's decision of
jection]

ate of requesting appeal against examiner's decision of
jection]

ate of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

NOTICES *

~~Japan Patent Office is not responsible for any damages caused by the use of this translation.~~

This document has been translated by computer. So the translation may not reflect the original precisely.

*** shows the word which can not be translated.

In the drawings, any words are not translated.

AIMS

aim(s)]

aim 1] The wiring substrate characterized by the coefficient of thermal expansion in 40-400 degrees C which calcinated the Plastic solid which contains the filler in which a coefficient of thermal expansion [in / for the glass powder with which said insulating substrate contains BaO 10% of the weight or more / 40-400 degrees C] contains a metallic oxide 6 ppm [/degree C] or more with 20 - 80 volume % at a rate of 80 - 20 volume %, and was obtained in the wiring substrate possessing an insulating substrate and a metallizing wiring layer consisting of a sintered compact which is 8-18 ppm/degree C.

aim 2] In a metallizing wiring layer, the insulating substrate in which the connection terminal was arranged, a lid, and the package for semiconductor device receipt possessing the cavity for containing a semiconductor device Said insulating substrate the glass powder which contains BaO 10% of the weight or more at least 20 - 80 volume %, The plastic solid which contains the filler in which the coefficient of thermal expansion in 40-400 degrees C contains a metallic oxide 6 ppm [/degree C] or more at a rate of 80 - 20 volume % is calcinated. The package for semiconductor device receipt characterized by the coefficient of thermal expansion in obtained 40-400 degrees C consisting of a sintered compact which is 8-18 ppm/degree C.

aim 3] the front face of the insulator which contains organic resin at least -- wiring -- an insulating substrate the glass powder which contains BaO 10% of the weight or more at least with 20 - 80 volume % on the external electrical circuit substrate with which covering formation of the conductor was carried out The wiring substrate with which the coefficient of thermal expansion in 40-400 degrees C from which the coefficient of thermal expansion in 40-400 degrees C calcinated the Plastic solid which contains the filler containing a metallic oxide 6 ppm [/degree C] or more at a rate of 80 - 20 volume %, and was obtained consists of a sintered compact which is 8-18 ppm/degree C, or the package for semiconductor device receipt -- said wiring -- the mounting structure characterized by carrying out low attachment operation and coming to mount in a conductor.

translation done.]

NOTICES *

~~Japan Patent Office is not responsible for any damages caused by the use of this translation.~~

This document has been translated by computer. So the translation may not reflect the original precisely.

*** shows the word which can not be translated.

In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[001]

[Field of the Invention] This invention relates to the wiring substrate possessing a metallizing wiring layer, the package for semiconductor device receipt possessing the wiring substrate, and its mounting structure.

[002]

[Description of the Prior Art] Conventionally, a wiring substrate consists of a structure where the metallizing wiring layer is arranged in the front face or the interior of an insulating substrate. Moreover, a cavity for the package for semiconductor device receipt for holding a semiconductor device, especially semiconductor devices, such as LSI, to hold a semiconductor device in the top-face center section of the insulating substrate by which metallizing wiring layers, such as W and Mo, were arranged in that front face and interior, and the connection terminal was arranged in that base surface which consists of alumina ceramics etc., and an insulating substrate is formed as a typical example using this wiring substrate, and the closure of the cavity is airtightly carried out with a lid.

[003] Although the number of electrodes formed in a semiconductor device generally also increases so that the degree of integration of a semiconductor device increases, the number of terminals in the package for semiconductor device receipt which contains this in connection with this will also increase. However, if there is a limitation also in the number of electrodes following on increasing and enlarging the dimension of the package itself and a miniaturization is required there at all, it is necessary to make high the formation consistency of the connection terminal in a package.

[004] Although the pin grid array (PGA) which connected metal pins, such as copper, to the inferior surface of tongue of a package is the most common as a structure for raising the consistency of the terminal in an old package. The quad flat package of the type by which the gull wing-like (shape of L character) metal pin was recently connected to the metallizing wiring layer drawn by four side faces of a package (QFP), The leadless chip carrier which equips four side faces of a package with an electrode pad, and does not have a lead pin (LCC), Further, there is a ball grid array (BGA) which has arranged many chip-size packages (CSP) which carried out flip chip mounting of the Si chip, and spherical terminals which become the inferior surface of tongue of an insulating substrate from solder, and BGA is said for simplification to be the most possible also in these.

[005] the terminal which carried out low attachment of the spherical terminal which becomes a connection pad from a material, such as solder, in this ball grid array (BGA) -- constituting -- this spherical terminal -- wiring of an external electrical circuit substrate -- a conductor -- installation contact is turned up -- making -- after an appropriate time and said terminal -- the temperature of about 250-400 degrees C -- heating fusion -- carrying out -- a spherical terminal -- wiring -- mounting on an external electrical circuit substrate is performed by making it join to a conductor. According to such mounting structure, as for the semiconductor device held in the interior of the package for semiconductor device receipt, each of that electrode is electrically connected to an external electrical circuit through a metallizing wiring layer and a connection terminal.

[006]

[Problem(s) to be Solved by the Invention] Ceramics currently used as an insulating substrate in these packages, such as alumina and a mullite, has the high intensity of 200 or more MPas, and moreover, although it is useful, because it is able as a multilayering technique with a metallizing wiring layer etc. The coefficient of thermal expansion of the printed circuit board by which Cu wiring layer was formed in the glass-epoxy insulating layer currently most used abundantly as an external electrical circuit substrate with which a package is mounted to the coefficient of thermal expansion being about about 4-7 ppm/degree C is very large in degree C and 11-18 ppm /.

[007] Therefore, when a semiconductor device is held in a wiring substrate or the package for semiconductor device receipt and it mounts in a printed circuit board etc. after an appropriate time, if the heat emitted at the time of actuation

a semiconductor device is repeatedly impressed to both an insulating substrate and a printed circuit board, the big thermal stress resulting from the differential thermal expansion of said insulating substrate and printed circuit board will occur. When the number [in / in this thermal stress / a package] of terminals is 300 or less, it is uninfluential, but that thermal stress becomes large as the number of terminals exceeds 300 or the size of a package is enlarged.

[108] therefore, the repeat of actuation of a semiconductor device, and a halt -- thermal stress -- the periphery section the connection pad under an insulating substrate, and wiring of an external electrical circuit substrate -- the junction surface of a conductor and a terminal -- act -- that a connection pad exfoliate from an insulating substrate **** -- a terminal -- wiring -- it exfoliated from the conductor and had the fault of the ability not to make stability carry out electrical installation of a wiring substrate or the package to a printed circuit board over a long period of time.

[109] Then, since coefficients of thermal expansion differ greatly primarily in a conventional alumina and a conventional mullite, even if it changes a presentation etc., it is very difficult [it], although it can consider making the coefficient of thermal expansion of a printed circuit board adjust the coefficient of thermal expansion of an insulating substrate to adjust the coefficient of thermal expansion of a printed circuit board.

[110] On the other hand, the insulating substrate which consists of crystallized glass has a low dielectric constant, and since it can form the metallizing wiring layer which consists of low resistors, such as Cu and Ag, it attracts attention as outstanding substrate ingredient which replaces an alumina etc. About this crystallized glass, it is ZnO-aluminum₂-SiO₂ in JP,63-117929,A. Making the crystal of silicic acid zinc, cordierite, or zinc **** generate, and controlling coefficient of thermal expansion by control of heat treatment conditions using system glass, is proposed. However, it is difficult to be stabilized and to control a coefficient of thermal expansion by this crystallized glass also with the same presentation, that a deposit crystal phase tends to change with differences of few heat treatment conditions, and it is what lacks in mass-production nature.

[111] Moreover, it sets to JP,62-226855,A and is BaO-aluminum₂ O₃-SiO₂. The low-temperature baking porcelain constituent for multilayer substrates using system glass is proposed. However, since the constituent used in this official report consists of only glass, anti-chip box reinforcement is low, a coefficient of thermal expansion cannot be borne less than [$7 \times 10^{-6} / \text{degree C}$] at the stress generated at the time of mounting to a printed circuit board since it is small, but poor mounting is produced.

[112] Therefore, this invention aims at offering the package for semiconductor device receipt and its mounting structure of the high-reliability which can maintain the connection condition firmly stabilized [package / the wiring substrate which possesses a metallizing wiring layer the front face or inside an insulating substrate, and / with which it has a high-temperature expansion property, and a semiconductor device was contained / for semiconductor device receipt] over a long period of time in a glass-epoxy resin etc. to the external electrical circuit which uses as an insulator. which has a high-temperature expansion property]

[113] Means for Solving the Problem] As a result of repeating examination to the above-mentioned trouble, this invention proposes as an insulating substrate If the glass which contains BaO 10% of the weight or more crystallizes in a sintering process By adding the metallic oxide of a high temperature expansion coefficient as a filler component further, and by increasing burning temperature with a copper metallizing wiring layer adjust burning temperature to this glass, since it has about 11 ppm [/degree C] high temperature expansion coefficient It resulted in header this invention that the wiring substrate which consists of an insulating substrate of the high temperature expansion possessing a copper metallizing wiring layer could be manufactured.

[114] This invention namely, the wiring substrate possessing an insulating substrate and a metallizing wiring layer and an insulating substrate in the package for semiconductor device receipt BaO is used as a principal component and they are B₂O₃ and SiO₂. The glass powder containing at least one sort 20 - 80 volume %, The coefficient of thermal expansion in 40 degrees C - 400 degrees C which calcinated the Plastic solid which contains the filler in which the coefficient of thermal expansion in 40 degrees C - 400 degrees C contains a metallic oxide 6 ppm [/degree C] or more at a rate of 80 - 20 volume % constitutes with the sintered compact which is 8-18 ppm/degree C.

[115] moreover, the front face of the insulator which contains organic resin at least according to this invention -- wiring -- the package for semiconductor device receipt and wiring substrate which have the above-mentioned glass ceramic sintered compact as an insulating substrate on the external electrical circuit substrate with which covering connection of the conductor was carried out -- a connection terminal -- wiring -- wiring of the circuit board -- low attachment junction is carried out and it is mounted in a conductor.

[116] Embodiment of the Invention] Hereafter, this invention is explained to a detail based on the accompanying drawing which shows one example. Drawing 1 and drawing 2 are drawings showing one example of the package for

semiconductor device receipt and mounting structure of the BGA mold in this invention, this package makes fundamental structure the so-called wiring substrate with which the metallizing wiring layer was arranged in the front face or the interior of an insulating substrate, A shows the package for semiconductor device receipt, and B shows an external electrical circuit substrate, respectively.

[17] The package A for semiconductor device receipt is constituted by an insulating substrate 1, a lid 2, the metallizing wiring layer 3, and the connection terminal 4, and an insulating substrate 1 and a lid 2 form the cavity 6 for holding a semiconductor device 5 in the interior airtightly. And adhesion immobilization of the semiconductor device 5 is carried out through adhesives, such as glass and resin, at an insulating substrate 1 within a cavity 6.

[18] Moreover, the metallizing wiring layer 3 is arranged in the front face and the interior of an insulating substrate 1, and it is arranged so that it may connect with a semiconductor device 5 and the connection terminal 4 formed in the inferior surface of tongue of an insulating substrate 1 electrically. According to the package of drawing 1, letter terminal of projection 4b to which the connection terminal 4 changes from low material, such as solder (tin lead alloy), through connection pad 4a is attached. This letter terminal of projection 4b is formed spherical or by arranging low column-like material in connection pad 4a, or printing low material on connection pad 4a with screen printing.

[19] on the other hand -- the external electrical circuit substrate B -- an insulator 7 and wiring -- it is constituted by a conductor 8, and an insulator 7 consists of an ingredient which contains organic resin at least, the coefficient of thermal expansion in 40-400 degrees C specifically consists of an insulating material which is 12-16 ppm/degree C like glass-epoxy system composite material, and, generally a printed circuit board etc. is used. moreover, wiring formed in the front face of this substrate B -- a conductor 8 is the point of the adjustment of a coefficient of thermal expansion with an insulator 7, and right electrical conductivity, and usually consists of metallic conductors, such as Cu, Au, aluminum, nickel, and Pb-Sn.

[20] In order to mount the package A for semiconductor device receipt in the external electrical circuit substrate B, the letter terminal of projection 4b of insulating-substrate 1 inferior surface of tongue of Package A -- wiring of the external electrical circuit substrate B -- by carrying out installation contact on a conductor 8, and heating at the temperature of about 250-400 degrees C after an appropriate time the letter terminal of projection 4b itself which consists of low material, such as solder, -- fusing -- wiring -- it is mounted on the external electrical circuit substrate B by joining to a conductor 8. this time -- wiring -- in order to make easily connection by low material with letter terminal of projection in the front face of a conductor 8, it is desirable to carry out covering formation of the low material.

[21] Moreover, what carried out low attachment of the spherical terminal 9 which consists of a refractory material to connection pad 4a as said connection terminal as other examples as shown in drawing 3 by the low melting point low material 10 is applicable. It is required to be high-melting, and when the low material for low attachment consists of order of the low melting point of 60 % of the weight of 40 % of the weight-Sn of Pb(s), a spherical terminal is constituted from the low melting point low material by which this refractory material is used for low attachment by the high-melting solder of 10 % of the weight of 90 % of the weight-Sn of Pb(s), and metals, such as Ag, Cu, nickel, aluminum, Au, Pt, and Fe.

[22] this configuration -- setting -- the spherical terminal 9 of insulating-substrate 1 inferior surface of tongue of package A -- wiring of the external electrical circuit substrate B -- installation contact is carried out on a conductor 8 -- making -- after an appropriate time and the spherical terminal 9 -- the low material 11, such as solder, -- wiring -- a conductor 8 can be made to be able to paste and it can mount on the external electrical circuit substrate B. Moreover, a connection terminal may be connected to an external electrical circuit substrate, using an Au-Sn alloy as low material of low melting point, and a column-like terminal may be further used for the above-mentioned spherical terminal instead.

[23] Next, the mounting structure to the external electrical circuit substrate B of the lead less chip carrier (LCC) mold package C is explained to drawing 4. In addition, in drawing 4, the same sign was given about the same member in drawing 1. The metallizing wiring layer from which the metallizing wiring layer 3 separately connected with the anode of a semiconductor device was drawn by four side faces of an insulating substrate 1, and was drawn by the side face constitutes the connection terminal 4 from a package C in drawing 4. Moreover, according to this package C, in order to prevent electromagnetic wave disorder, it fills up with an epoxy resin etc. in the cavity 6 which contains a semiconductor device 5, and the cavity is sealed with the lid 12 which consists of conductive resin. Moreover, the conductive layer 13 for a ground is formed in the base of Package C.

[24] for mounting this package C in the external electrical circuit substrates B, such as a printed circuit board, -- the connection terminal 4 of insulating-substrate 1 side face of Package C -- wiring of the external electrical circuit substrate B -- on a conductor 8, installation contact is carried out and it connects electrically by low material etc. this time -- the connection terminal 4 -- wiring -- it is for making connection by low material in the front face of a conductor

easily, and it is desirable to put low material, respectively.

[25]-(Quality of the material of an insulating substrate). According to this invention, it is important that the coefficient of thermal expansion in the temperature requirement the insulating substrate 1 of whose is 40-400 degrees C consists of sintered compact which is [degree C] 9-14 ppm/degree C especially 8-18 ppm /as a package for semiconductor device mounted in the front face of such an external electrical circuit substrate B. This eases generating of thermal stress by the differential thermal expansion with the external electrical circuit substrate B mentioned above. If it is important, and this coefficient of thermal expansion is smaller than degree C in 8 ppm /or larger than degree C in 18 ppm /in order to maintain the electrical installation condition of the external electrical circuit substrate B and Package A in the condition with a good rear spring supporter at a long period of time Thermal stress resulting from a differential thermal expansion cannot become large, and neither can prevent that the electrical installation condition of the external electrical circuit substrate B and Package A gets worse.

[26] In addition, it will follow on the coefficient of thermal expansion of an insulating substrate becoming large in degree C and 8-18 ppm /, and a differential thermal expansion with the semiconductor device which uses Si as a substrate will become large conversely. Therefore, it is required to choose the binder to the insulating substrate of a semiconductor device suitably as a binder, so that a semiconductor device may not exfoliate by the differential thermal expansion. It is desirable to paste up desirably with the flexible ingredient which can buffer the differential thermal expansion, for example, organic system binders, such as an epoxy system and a polyimide system, and the thing which sintered metals, such as Ag, with this depending on the case are used suitably.

[27] As a sintered compact which constitutes the insulating substrate which has such a high temperature expansion coefficient according to this invention, BaO is used as a principal component and they are B-2 O₃ and SiO₂. 80-20 volume % The sintered compact which comes to calcinate the Plastic solid to include constitutes 20 - 80 volume % and filler component for the glass (it may be hereafter called BaO system glass) containing at least one sort. In addition, as BaO system glass, it is desirable that it is crystalline glass. crystalline glass -- a sintering process -- setting -- glass -- even when it is independent, the property to deposit a crystal phase, or the property which can react with glass and a sinter and can generate a crystal phase is provided.

[28] Having limited the amount of this BaO system glass and a filler component to the above-mentioned range will be led to calcinate at an elevated temperature, without [with few above-mentioned amounts of glass components than 20 volume %] the ability carrying out liquid phase sintering, if in other words there are more filler components than 80 volume %, and in metallizing coincidence baking, metallizing will fuse it in that case. since [moreover, / that there is more crystalline glass than 80 volume %] sintering initiation temperature becomes low while the property of a sintered compact will be greatly dependent on the property of crystalline glass and control of a material property will become difficult, if in other words there are few filler components than 20 volume % -- wiring -- the problem that coincidence baking cannot be carried out with a conductor arises. Moreover, the cost of a raw material also becomes high.

[29] Moreover, when it means containing using the amount of BaO(s) as a principal component 50% of the weight or more in glass in the BaO system glass of an insulating substrate and there are few these amounts of BaO(s) than the above-mentioned range, a coefficient of thermal expansion becomes lower 8 ppm /than degree C, and it is SiO₂. It is because it permutes and burning temperature also becomes high. Especially the amount of BaO(s) has 60 - 99 desirable of the weight or more. Moreover, in BaO system glass, it is B-2 O₃ in Above BaO. And SiO₂ At least one sort is included. These are components which the low-temperature-sintering nature as glass is promoted, and it reacts with components] with BaO and promote crystallization, and are SiO₂. And at least one of B-2 O₃ sorts is included at 1 - 10 % of the weight of a rate. in addition -- as the constituent of glass -- ZnO and aluminum 2O₃ etc. -- 10 or less % of the weight -- it comes out comparatively and contains. moreover, this BaO system glass -- a sintering process -- crystallizing -- BaAl₂ Si 2O₈ Or BaSi 2O₅ and BaB₂ Si 2O₈ etc. -- it is desirable that it is that in which the crystal phase which contains Ba and Si at least deposits.

[30] Furthermore, as for especially the surrendering point of the above-mentioned BaO system glass, it is desirable that it is 400-650 degrees C 400 degrees C - 800 degrees C. Although this adds binders for shaping, such as organic binder, when fabricating the mixture which consists of glass and a filler Since sintering will be started at temperature with crystalline low glass if it is required in order to aim at matching of the baking conditions of an insulating base and crystallizing calcinated by coincidence, and a surrendering point is lower than 400 degrees C while removing this binder efficiently For example, in order that coincidence baking with metallizing whose sintering initiation temperature, such as Ag and Cu, is 600-800 degrees C cannot be performed and the eburnation of a Plastic solid may begin at low temperature, a binder is because it results in stopping being able to carry out decomposition vaporization, and a binder component remaining, and affecting a property. Since it will be hard coming to sinter on the other hand if a surrendering point is higher than 800 degrees C and a crystalline glass content will not be made [many], and expensive crystalline

is needed in large quantities, the cost of a sintered compact will be raised.

[31] As for this filler component, it is desirable to adjust that amount suitably according to the surrendering point of crystalline glass. That is, when the surrendering point of crystalline glass is as low as 400 degrees C - 650 degrees C, the degree of sintering in low temperature increases, the content of a filler has comparatively much 50 - 80 volume % and can be blended. On the other hand, when the surrendering point of crystalline glass is as high as 650 degrees C - 700 degrees C, since a degree of sintering falls, it is desirable [the content of a filler] for 20 - 50 volume % to blend comparatively few.

[32] Contraction initiation temperature is 700 degrees C or less, and above 850 degrees C, the above-mentioned BaO system glass used in this invention cannot be fused, and cannot carry out coincidence baking of it with metallizing wiring layers, such as copper, etc. filler additive-free. However, the liquid phase for carrying out liquid phase sintering the filler component to a deposit of a crystal can be made to form in burning temperature by mixing a filler at a rate 20 - 80 volume %. Moreover, since the contraction initiation temperature of the whole Plastic solid can be raised, matching of coincidence baking conditions with metallizing wiring layers, such as copper used by adjustment of the content of this filler, can be aimed at. Moreover, in order to lower raw material cost, it is desirable to decrease the content of expensive crystalline glass.

[33] For example, since baking of these metallizing produces a metallizing wiring layer at 600-1000 degrees C when mainly constitutes one sort in Ag, Cu, and Au, in order to perform coincidence baking, the surrendering point of crystalline glass is 400 degrees C - 650 degrees C, and, as for the content of a filler, it is desirable that it is 50 to 80 volume %. Moreover, the cost of a sintered compact can also be reduced by reducing the loadings of crystalline glass expensive in this way.

[34] Moreover, the coefficient of thermal expansion in 40 degrees C - 400 degrees C after baking of BaO system glass is required also for 6-18 ppm /being [degree C] 7-13 ppm/degree C especially. A differential thermal expansion with a filler will arise and this will cause [of the reinforcement of a sintered compact] a fall, if a coefficient of thermal expansion deviates from the above-mentioned range. Moreover, the coefficient of thermal expansion of a filler becomes difficult [it / to carry out / ppm / // less than 6 / degree C / the coefficient of thermal expansion of a sintered compact in 18 ppm /at degree C].

[35] As BaO system glass with which are satisfied of the above-mentioned property BaO-aluminum₂O₃-SiO₂ A system and BaO-SrO-aluminum₂O₃-SiO₂ System, BaO-aluminum₂O₃-B₂O₃-SiO₂ A system and BaO-CaO-aluminum₂O₃-SiO₂ System, BaO-CaO-aluminum₂O₃-B₂O₃-SiO₂ A system and BaO-MgO-ZnO-B₂O₃-SiO₂ A system and BaO-CaO-ZnO-MgO-aluminum₂O₃-SiO₂ A system and BaO-Na₂O-K₂O-SiO₂ The glass of a system etc. mentioned.

[36] After the mixture of this crystalline glass and filler adds a suitable organic resin binder, it is calcinated after extruding in the configuration of arbitration in the shape of a sheet by the desired shaping means, for example, a doctor blade, the rolling-out method, the die press, etc.

[37] In baking, the binder component blended for shaping is removed first. although removal of a binder is performed in the atmospheric-air ambient atmosphere around 700 degrees C -- wiring -- when using Cu as a conductor, it is carried out in the 100-700-degree C nitrogen-gas-atmosphere mind containing a steam. Since removal of a binder will become difficult if it is desirable at this time that it is about 700-850 degrees C as for the contraction initiation temperature of a Plastic solid and this contraction initiation temperature is lower than this, it is necessary to control, as the property, especially the surrendering point of crystalline glass in a Plastic solid were mentioned above.

[38] Baking is performed in a 850 degrees C - 1300 degrees C oxidizing atmosphere, and, thereby, eburnation is carried out to 90% or more of relative density. If the burning temperature at this time is lower than 850 degrees C, eburnation cannot be carried out, but if 1300 degrees C is exceeded, a metallized layer will fuse by coincidence baking with a metallizing wiring layer. however, wiring -- when using Cu as a conductor, it is carried out in 850-1050-degree C non-oxidizing atmospheres, such as nitrogen.

[39] Thus, in the produced glass ceramic sintered compact, the crystal phase generated from crystalline glass, the crystal phase generated by the reaction of crystalline glass and a filler, or the crystal phase which the filler component is composed and generated exists, and a glass phase exists in the grain boundary of these crystal phases. It is desirable that a crystal phase 6 ppm [/degree C] or more to deposit [the coefficient of thermal expansion in at least 40-400 ppm /degree C] as a crystal phase which deposits, when raising the coefficient of thermal expansion of the whole sintered compact.

[40] Such a coefficient of thermal expansion as a crystal phase 6 ppm [/degree C] or more A cristobalite (SiO₂), Quartz (SiO₂), tridymite (SiO₂), Forsterite (2 MgO-SiO₂), a spinel (MgO-aluminum 2O₃), Wollastonite (CaO-SiO₂), Anorthite (CaO-SiO₂), Celanar Ito (CaO-MgO-SiO₂), Nepheline (Na₂O-aluminum 2O₃ and SiO₂), lithium silicate (Li₂O-SiO₂), A

PU side (CaO-MgO and 2SiO₂), a MERUBI night (3 CaO-MgO and 2SiO₂), An AKERU dynamite (2 CaO-MgO and 2SiO₂), a magnesia (MgO), An alumina (aluminum 2O₃), nepheline (Na₂ O-aluminum 2 O₃ and 2SiO₂), *****, a2 O-aluminum 2 O₃ and 4SiO₂), car Welsh onion AITO (Na₂ O-aluminum 2 O₃ and 2SiO₂), Enstatite (MgO-SiO₂), ic-acid magnesium (2MgO and B-2 O₃), At least one or more sorts chosen from the group of celsian (BaO-minum 2 O₃ and 2SiO₂), B-2 O₃, 2MgO and 2SiO₂, Ghana Ito (ZnO-aluminum 2O₃), and petalite (LiAlSi 4O₁₀) are mentioned. A crystal phase 8 ppm [/degree C] or more is good also especially in these. Moreover, in the above-mentioned filler, the coefficient of thermal expansion of the last sintered compact may exceed degree C in 18 ppm /by addition. In that case, it is required to mix a coefficient of thermal expansion with a small filler, and to control a coefficient of thermal expansion suitably.

[41] Moreover, in order to manufacture the wiring substrate and package which arranged the metallizing wiring layer which consists of one or more sorts in Ag, Cu, nickel, Pd, and Au by using the above-mentioned sintered compact as an insulating substrate The suitable organic binder for the raw material powder which consists of crystalline glass which is mentioned above and the filler for constituting an insulating substrate, While carrying out addition mixing of a plasticizer and the solvent and making a slurry object, this slurry object is produced with a green sheet (raw sheet) by adopting a doctor blade method and the calendering roll method. And printing spreading of the metal paste which is carried out addition mixing and obtained the organic binder, the plasticizer, and the solvent to suitable metal powder as metallizing wiring layer 3 and a connection pad is carried out with the screen printing of the common knowledge to the green sheet at a predetermined pattern. moreover, suitable for said green sheet depending on the case -- it is pierced and processed, a through hole is formed and it is filled up with a metallizing paste also in this hole. And the package of multilayer structure can be obtained by carrying out two or more sheet laminating of these green sheets, and carrying out coincidence baking of a green sheet and the metallizing.

[42]

[example] Hereafter, a still more concrete example explains this invention.

example 1 crystallinity glass, it is 15%BaO-25%ZnO-45%P₂ O₅-10%aluminum 2 O₃-5% SiO₂ (the coefficient of thermal expansion of 10 ppm/degree C, 500 degrees C of surrendering points) at ** weight ratio.

It is 20%BaO-5%aluminum 2 O₃-10%Na₂ O-10%K₂ O-55%SiO₂ (the coefficient of thermal expansion of 10 ppm/degree C, 650 degrees C of surrendering points) at a weight ratio.

It is 25%BaO-10%aluminum 2 O₃-5%B-2 O₃-60% SiO₂ (the coefficient of thermal expansion of 8 ppm/degree C, 500 degrees C of surrendering points) at a weight ratio.

It is 25%BaO-2%aluminum 2 O₃-1%B-2 O₃-72% SiO₂ (the coefficient of thermal expansion of 8 ppm/degree C, 850 degrees C of surrendering points) at a weight ratio.

the glass of three sorts of ** is prepared and it is shown in Table 1 to this glass, it is forsterite (2 MgO-SiO₂, coefficient of thermal expansion of 10 ppm/degree C) as a filler component.

artz (SiO₂, coefficient of thermal expansion of 15 ppm/degree C)

stobalite (SiO₂, coefficient of thermal expansion of 20 ppm/degree C)

alite (LiAlSi 4O₁₀, coefficient of thermal expansion of 8 ppm/degree C)

SiO (coefficient of thermal expansion of 9 ppm/degree C)

nepheline (Na₂ O-aluminum 2 O₃ and 2SiO₂, coefficient of thermal expansion of 10 ppm/degree C)

illite (3aluminum 2 O₃ and 2SiO₂, coefficient of thermal expansion of 4 ppm/degree C)

alumina (aluminum 2O₃, coefficient of thermal expansion of 7 ppm/degree C)

weighing capacity mixing was carried out so that it might become the preparation presentation shown in the ***** Table 1. After grinding this mixture, after adding the organic binder and fully mixing, the Plastic solid with a configuration of 3.5x3.5x15mm was produced by the 1 shaft pressing method, after carrying out debinder processing of the Plastic solid in 700-degree C atmospheric air, it calcinated at 650-1200 degrees C in atmospheric air, and the sintered compact was produced.

[43] Next, the coefficient of thermal expansion of 40-400 degrees C was measured to the sintered compact obtained as mentioned above, and it was shown in Table 1. Moreover, the sintered compact was processed into 2mm in the diameter of 60mm, and thickness, and specific inductive capacity and dielectric loss were searched for by the technique JISC2141. Measurement was performed using the LCR meter (Y. H.P4284A), the electrostatic capacity in 25 degrees C was measured on the conditions of 1MHz and 1.0Vrms, and the specific inductive capacity in 25 degrees C was measured from this electrostatic capacity.

[44] Next, using each raw material constituent in Table 1, as a solvent, acrylic resin was used as toluene, isopropyl alcohol, and a binder, DBP (dibutyl phthalate) was used as a plasticizer, and the green sheet with a thickness of 500 micrometers was produced with the doctor blade method.

145] Based on screen printing, the metallizing wiring layer was applied to the front face of this green sheet for the Ag-metallizing paste. Moreover, it formed so that a through hole might be formed in the predetermined part of a green sheet and the inside of a through hole might finally be exposed to the inferior surface of tongue of a substrate, and it was filled up with the Ag-Pt metallizing paste also in the through hole. And performing alignment of a through hole, the six-sheet laminating was carried out and the green sheet with which the metallizing paste was applied was stuck by pressure.

146] this layered product -- at 700 degrees C, it calcinated after the debinder in atmospheric air, the metallizing wiring layer and the insulating substrate were calcinated to coincidence in atmospheric air with each burning temperature, and wiring substrate for a package was produced. At this time, melting of a metallized layer and evaluation about poor wiring were performed to Ag metallized layer by coincidence baking.

147] Next, the connection pad which forms a crevice in the part connected to the inferior surface of tongue of a wiring substrate in a through hole, and consists of Ag-Pt metallizing was produced. And the connection terminal which consists of solder (40 - 90% of 60 - 10%-lead of tin) as shown in the connection pad at drawing 1 was attached. In addition, a connection terminal is 2.1 cm. It formed in the whole inferior surface of tongue of a wiring substrate by the consistency of 30 terminal.

148] The printed circuit board in which the conductor was formed is prepared. wiring with which the coefficient of thermal expansion in 40-800 degrees C which consists of glass-epoxy group plates becomes the front face of the conductor which is 13 ppm/degree C from copper foil on the other hand -- the above-mentioned wiring substrate for a package -- wiring on a printed circuit board -- the connection terminal of the insulating substrate for a package is connected with a conductor -- as -- alignment -- carrying out -- this -- N2 It heat-treated for 3 minutes at 260 degrees C in the ambient atmosphere, and the wiring substrate for a package was mounted in the printed circuit board front face. connection terminal which consists of solder of the wiring substrate for a package by this heat treatment -- melting -- wiring of a printed circuit board -- it was checked that it had connected with the conductor electrically.

149] (Thermal cycling test at the time of mounting) It is a maximum of 1000 cycle *****, using maintenance 15 minute / 15 minutes as 1 cycle for a test sample at the thermostat which controlled what mounted the wiring substrate for a package in the printed circuit board front face as mentioned above by the atmospheric ambient atmosphere in each temperature of -40 degrees C and 125 degrees C. every [and] cycle -- wiring of a printed circuit board -- the number of cycles until it measures the electric resistance of a conductor and the wiring substrate for a package and change appears in electric resistance was shown in Table 1.

150]

Table 1]

| 試料 No. | 組成 (体積%) | | 焼成開始 温度 (°C) | 焼成 温度 (°C) | 線膨張係数 (ppm/°C) | 誘電率 | 誘電損失 ×10 ⁻⁴ | Cu/Ptメタライズ 層の厚み (μm) | 熱サイクル 試験 (回) |
|-----------|------------|---------|--------------------|------------------|-------------------|-----|---------------------------|----------------------------|--------------------|
| | ガラス 結晶化 | フィラー | | | | | | | |
| 1 | ① 45 | ガラス 55 | 750 | 850 | 12.6 | 6.3 | 30 | 良好 | >1000 |
| 2 | ① 100 | — | 400 | 650 | 12.1 | 5.5 | 29 | メタライズ 焼結不良 | |
| 3 | ① 33 | ガラス 67 | 750 | 950 | 11.2 | 6.8 | 25 | 良好 | >1000 |
| 4 | ① 30 | ガラス 70 | 720 | 950 | 12.2 | 6.7 | 16 | 良好 | >1000 |
| 5 | ① 33 | ガラス 67 | 700 | 950 | 12.9 | 7.1 | 31 | 良好 | >1000 |
| 6 | ① 50 | ガラス 50 | 820 | 900 | 6.0 | 6.9 | 46 | 良好 | 200 |
| 7 | ① 85 | クォーツ 15 | 500 | 700 | 9.1 | 5.7 | 21 | メタライズ 焼結不良 | |
| 8 | ① 50 | クォーツ 50 | 700 | 850 | 17.5 | 5.0 | 49 | 良好 | >1000 |
| 9 | ① 15 | クォーツ 85 | 1200 | 1200 | 線膨張不足のため測定せず | | | | |
| 10 | ① 45 | ガラス 55 | 790 | 950 | 13.2 | 5.7 | 57 | 良好 | >1000 |
| 11 | ① 45 | ガラス 55 | 700 | 950 | 17.5 | 5.0 | 51 | 良好 | >1000 |
| 12 | ① 45 | ガラス 55 | 750 | 950 | 12.5 | 6.3 | 31 | 良好 | >1000 |
| 13 | ① 45 | ガラス 55 | 650 | 850 | 10.5 | 7.0 | 56 | 良好 | >1000 |
| 14 | ① 45 | ガラス 55 | 760 | 900 | 12.2 | 5.5 | 35 | 良好 | >1000 |
| 15 | ① 85 | クォーツ 15 | 460 | 700 | 12.3 | 6.1 | 30 | メタライズ 焼結不良 | |
| 16 | ① 50 | ガラス 50 | 720 | 950 | 6.1 | 5.7 | 37 | 良好 | 200 |
| 17 | ② 80 | ガラス 20 | 750 | 850 | 12.2 | 7.2 | 32 | 良好 | >1000 |
| 18 | ② 85 | クォーツ 15 | 530 | 850 | 12.4 | 5.5 | 26 | メタライズ 焼結不良 | |
| 19 | ② 60 | クォーツ 40 | 730 | 900 | 26.0 | 6.4 | 37 | 良好 | 300 |
| 20 | ② 55 | ガラス 45 | 730 | 900 | 17.3 | 6.9 | 37 | 良好 | >1000 |
| 21 | ② 75 | ガラス 25 | 700 | 850 | 18.0 | 6.8 | 34 | 良好 | >1000 |
| 22 | ② 75 | ガラス 25 | 630 | 850 | 12.5 | 7.1 | 40 | 良好 | >1000 |
| 23 | ② 75 | ガラス 25 | 600 | 850 | 10.3 | 6.6 | 36 | 良好 | >1000 |
| 24 | ② 75 | ガラス 25 | 640 | 850 | 11.8 | 7.6 | 37 | 良好 | >1000 |
| 25 | ② 65 | ガラス 35 | 690 | 850 | 11.5 | 6.9 | 35 | 良好 | >1000 |
| 26 | ③ 90 | クォーツ 10 | 650 | 850 | 12.1 | 5.7 | 21 | メタライズ 焼結不良 | |
| 27 | ③ 75 | クォーツ 25 | 730 | 900 | 12.7 | 5.5 | 19 | 良好 | >1000 |
| 28 | ③ 60 | クォーツ 40 | 760 | 910 | 13.2 | 5.2 | 18 | 良好 | >1000 |
| 29 | ④ 80 | クォーツ 20 | 700 | 900 | 12.5 | 6.1 | 20 | 良好 | >1000 |
| 30 | ④ 75 | クォーツ 25 | 760 | 910 | 13.0 | 6.0 | 18 | 良好 | >1000 |

①は本発明の範囲外の試料を示す。

51] A precise sintered compact could not be obtained, porcelain carried out eburation at low temperature, tallizing was not sintered and coincidence baking of it was not able to be carried out in sample No.2 exceeding 80 lume %, and 7, 15, 18 and 26 sample No.9 with few contents of glass than 20 volume % so that more clearly than ble 1. Moreover, even if the glass content was suitable, in the thermal cycling test, resistance change arose in 200 to 0 cycle sample No.6 to which the coefficient of thermal expansion of a sintered compact deviates from degree C in 8- ppm /, and 16 and 19 with combination with a filler.

52] on the other hand -- the wiring substrate for a package which coincidence baking of Ag-Pt metallizing also has his invention article which is 8-18 ppm/degree C] the good coefficient of thermal expansion of the sintered compact optimum dose, and the glass content produced using this -- rising-and-falling-temperature 1000 cycle after -- wiring a printed circuit board -- electric resistance change was not seen at all between the conductor and the wiring substrate a package, but has maintained the very stable and good electrical installation condition to it.

53] [Effect of the Invention] As explained in full detail above, when it mounts in external electrical circuit substrates, such a printed circuit board with a large coefficient of thermal expansion, according to the wiring substrate of this ention, and the package for semiconductor device receipt, stress generating resulting from the difference of both efficient of thermal expansion is controlled, and it becomes possible to carry out electrical installation of a package 1 the external electrical circuit correctly and firmly over a long period of time. And the mounting structure of the iable package which can respond to many pin-ization by enlargement of a semi-conductor circuit element enough is lizable.

54] Furthermore, since coincidence baking with metallizing, such as copper, is possible, a quality and cheap wiring

strate and the package for semiconductor device receipt can be offered.

translation done.]

NOTICES *

Japanese Patent Office is not responsible for any damages caused by the use of this translation.

This document has been translated by computer. So the translation may not reflect the original precisely.

*** shows the word which can not be translated.

In the drawings, any words are not translated.

AWINGS

Figure 1]

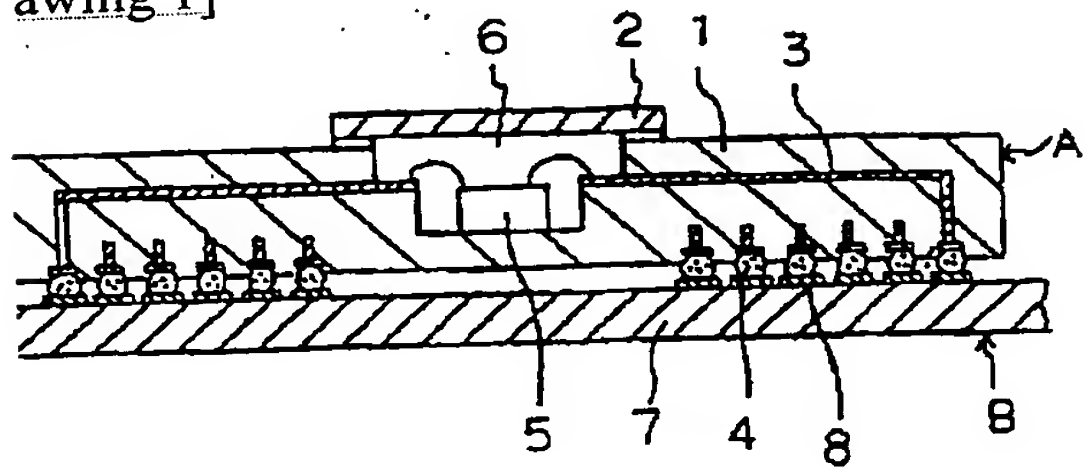


Figure 2]

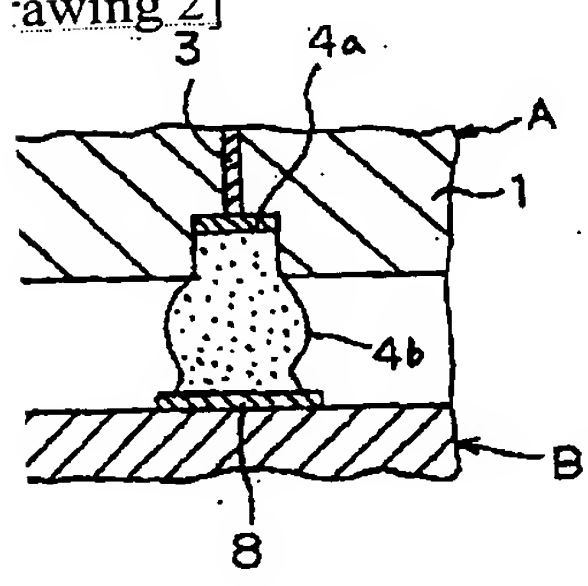


Figure 3]

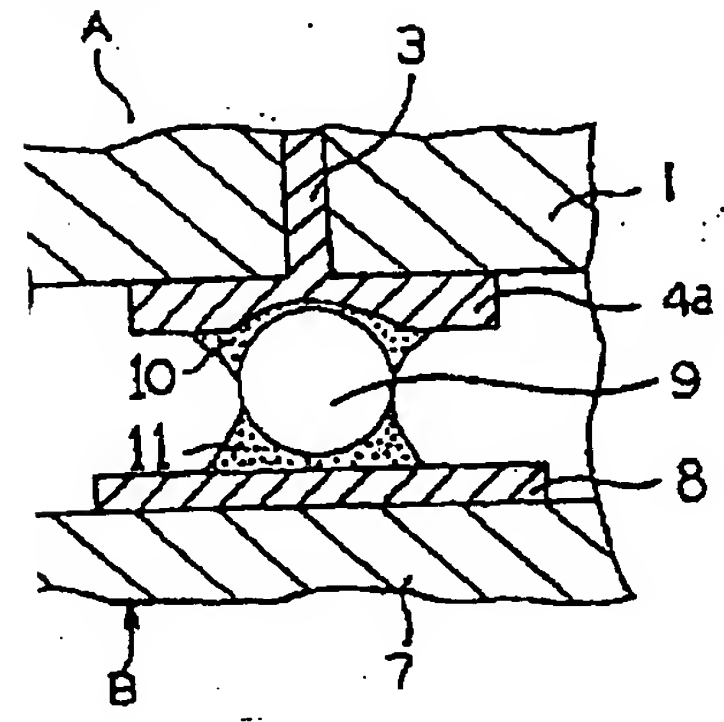
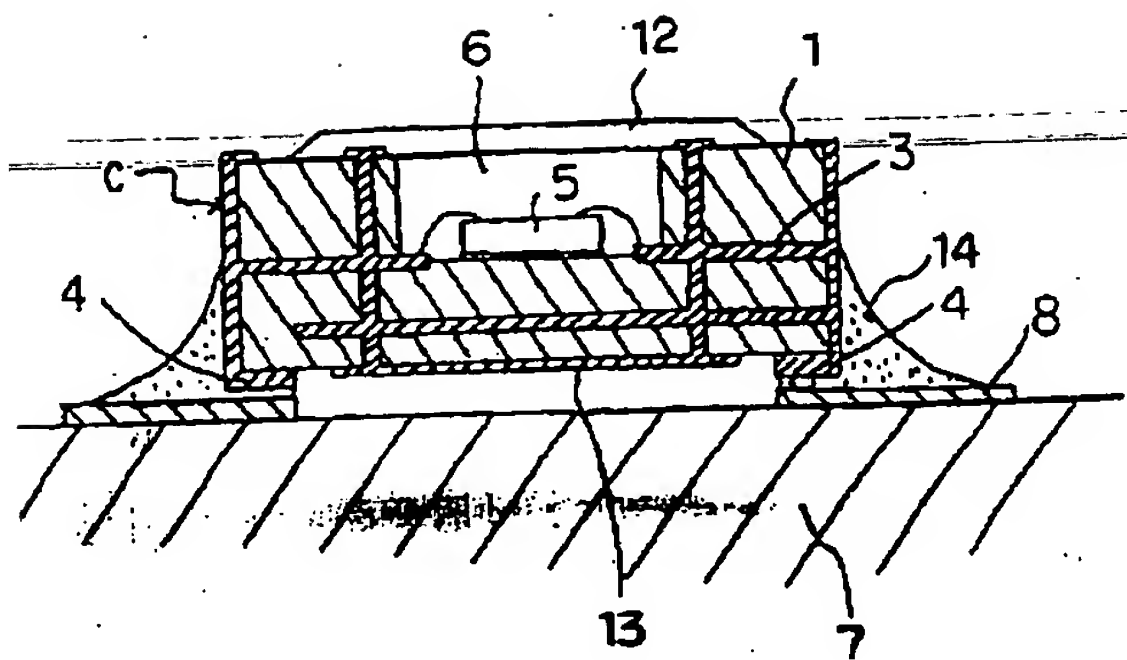


Figure 4]



translation done.]

5/10

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-70214

(43) 公開日 平成10年 (1998) 3月10日

| (51) Int. Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|----------------------------|------|--------|--------------------|--------|
| H 0 1 L 23/15 | | | H 0 1 L 23/14 | C |
| C 0 3 C 10/00 | | | C 0 3 C 10/00 | |
| C 0 4 B 35/16 | | | H 0 5 K 1/03 6 1 0 | D |
| H 0 1 L 23/13 | | | C 0 4 B 35/16 | Z |
| 23/12 | | | H 0 1 L 23/12 | C |

審査請求 未請求 請求項の数3 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願平8-227014
(22) 出願日 平成8年 (1996) 8月28日

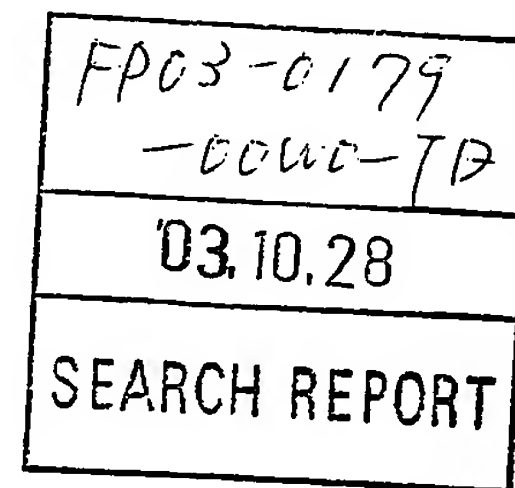
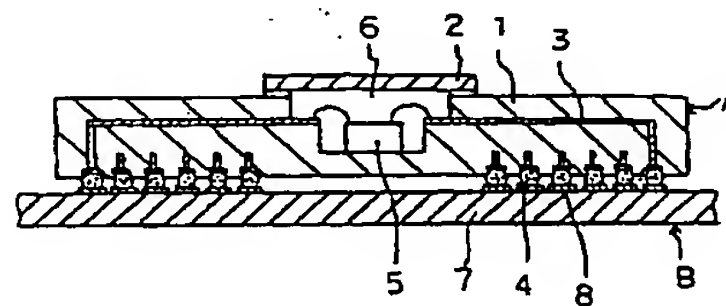
(71) 出願人 000006633
京セラ株式会社
京都府京都市山科区東野北井ノ上町5番地の22
(72) 発明者 山口 浩一
鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
(72) 発明者 古久保 洋二
鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
(72) 発明者 東 昌彦
鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
最終頁に続く

(54) 【発明の名称】 配線基板、半導体素子収納用パッケージおよびその実装構造

(57) 【要約】

【課題】 従来の配線基板やパッケージでは、高熱膨張の有機樹脂を含有する外部電気回路基板に対する実装が長期安定性に欠けるものであった。

【解決手段】 Agなどのメタライズ配線層3を絶縁基板1の表面あるいは内部に配設した配線基板あるいは半導体素子収納用パッケージAにおいて、絶縁基板1をBaOを10重量%以上含有するガラス粉末を20~80体積%と、40~400℃における熱膨張係数が6ppm/℃以上の金属酸化物を含むフィラーを80~20体積%の割合で含む成形体を焼成して得られた40~400℃における熱膨張係数が8~18ppm/℃の焼結体によって構成し、これを少なくとも有機樹脂を含む絶縁体の表面に配線導体が被着形成された外部電気回路基板B上に、接続端子4を介してロウ付け接合し実装する。



【特許請求の範囲】

【請求項1】絶縁基板と、メタライズ配線層とを具備した配線基板において、前記絶縁基板が、BaOを10重量%以上含有するガラス粉末を20～80体積%と、40～400℃における熱膨張係数が6ppm/℃以上の金属酸化物を含むフィラーを80～20体積%の割合で含む成形体を焼成して得られた40～400℃における熱膨張係数が8～18ppm/℃の焼結体からなることを特徴とする配線基板。

【請求項2】メタライズ配線層と接続端子が配設された絶縁基板と、蓋体と、半導体素子を収納するためのキャビティを具備する半導体素子収納用パッケージにおいて、前記絶縁基板が、少なくともBaOを10重量%以上含有するガラス粉末を20～80体積%と、40～400℃における熱膨張係数が6ppm/℃以上の金属酸化物を含むフィラーを80～20体積%の割合で含む成形体を焼成して得られた40～400℃における熱膨張係数が8～18ppm/℃の焼結体からなることを特徴とする半導体素子収納用パッケージ。

【請求項3】少なくとも有機樹脂を含む絶縁体の表面に配線導体が被着形成された外部電気回路基板上に、絶縁基板が、少なくともBaOを10重量%以上含有するガラス粉末を20～80体積%と、40～400℃における熱膨張係数が6ppm/℃以上の金属酸化物を含むフィラーを80～20体積%の割合で含む成形体を焼成して得られた40～400℃における熱膨張係数が8～18ppm/℃の焼結体からなる配線基板、あるいは半導体素子収納用パッケージを前記配線導体にロウ付け接合し実装してなることを特徴とする実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メタライズ配線層を具備する配線基板、その配線基板を具備する半導体素子収納用パッケージおよびその実装構造に関するものである。

【0002】

【従来技術】従来、配線基板は、絶縁基板の表面あるいは内部にメタライズ配線層が配設された構造からなる。また、この配線基板を用いた代表的な例として、半導体素子、特にLSI等の半導体素子を収容するための半導体素子収納用パッケージは、その表面および内部にWやMo等のメタライズ配線層が、またその底面に接続端子が配設された、アルミナセラミックス等からなる絶縁基板と、絶縁基板の上面中央部に半導体素子を収容するためのキャビティが形成され、キャビティは蓋体によって気密に封止される。

【0003】一般に、半導体素子の集積度が高まるほど、半導体素子に形成される電極数も増大するが、これに伴いこれを収納する半導体収納用パッケージにおける端子数も増大することになる。ところが、電極数が増大

するに伴いパッケージ自体の寸法を大きくするにも限界があり、より小型化を要求される以上、パッケージにおける接続端子の形成密度を高くすることが必要となる。

【0004】これまでのパッケージにおける端子の密度を高めるための構造としては、パッケージの下面にコパールなどの金属ピンを接続したピングリッドアレイ(PGA)が最も一般的であるが、最近では、パッケージの4つの側面に導出されたメタライズ配線層にガルウイング状(L字状)の金属ピンが接続されたタイプのクワッドフラットパッケージ(QFP)、パッケージの4つの側面に電極パッドを備え、リードピンがないリードレスチップキャリア(LCC)、Siチップをフリップチップ実装したチップサイズパッケージ(CSP)、さらに絶縁基板の下面に半田からなる球状端子を多数配置したボールグリッドアレイ(BGA)等があり、これらの中でもBGAが最も高密度化が可能であると言われている。

【0005】このボールグリッドアレイ(BGA)では、接続パッドに半田などのロウ材からなる球状端子をロウ付けした端子により構成し、この球状端子を外部電気回路基板の配線導体上に載置当接させ、しかる後、前記端子を約250～400℃の温度で加熱溶融し、球状端子を配線導体に接合させることによって外部電気回路基板上に実装することが行われている。このような実装構造により、半導体素子収納用パッケージの内部に収容されている半導体素子はその各電極がメタライズ配線層及び接続端子を介して外部電気回路に電気的に接続される。

【0006】

【発明が解決しようとする課題】これらのパッケージにおける絶縁基板として使用されているアルミナ、ムライトなどのセラミックスは、200MPa以上の高強度を有し、しかもメタライズ配線層などとの多層化技術として信頼性の高いことで有用ではあるが、その熱膨張係数は約4～7ppm/℃程度であるのに対して、パッケージが実装される外部電気回路基板として最も多用されているガラス-エポキシ絶縁層にCu配線層が形成されたプリント基板の熱膨張係数は11～18ppm/℃と非常に大きい。

【0007】そのため、配線基板や半導体素子収納用パッケージに半導体素子を収容し、しかる後、プリント基板などに実装した場合、半導体素子の作動時に発する熱が絶縁基板とプリント基板の両方に繰り返し印加されると前記絶縁基板とプリント基板との熱膨張差に起因する大きな熱応力が発生する。この熱応力は、パッケージにおける端子数が300以下の場合には影響はないが、端子数が300を超えたり、パッケージのサイズが大型化するに従い、その熱応力が大きくなる。

【0008】そのために、半導体素子の作動および停止の繰り返しにより熱応力が絶縁基板下面の接続パッドの

外周部、及び外部電気回路基板の配線導体と端子との接合界面に作用し、接続パッドが絶縁基板より剥離したり、端子が配線導体より剥離したりし、配線基板やパッケージをプリント基板に長期にわたり安定に電氣的接続させることができないという欠点を有していた。

【0009】そこで、絶縁基板の熱膨張係数をプリント基板の熱膨張係数に整合させることが考えられるが、従来のアルミナやムライトでは、そもそも熱膨張係数が大きく異なるために、組成等を変えてもプリント基板の熱膨張係数に整合させるのは非常に難しい。

【0010】これに対して、ガラスセラミックスからなる絶縁基板は、誘電率が低く、CuやAg等の低抵抗体からなるメタライズ配線層が形成できることからアルミナ等に代わる優れた基板材料として注目されている。このガラスセラミックスについて、特開昭63-117929号公報には $ZnO-Al_2O_3-SiO_2$ 系ガラスを用いて、熱処理条件の制御によって、珪酸亜鉛とコージェライトまたは亜鉛尖小石の結晶を生成させて熱膨張係数を制御することが提案されている。しかし、かかるガラスセラミックスでは、同一の組成でもわずかな熱処理条件の相違により析出結晶相が変化しやすく熱膨張係数を安定して制御することが難しく、量産性に欠けるものであった。

【0011】また、特開昭62-226855号においては、 $BaO-Al_2O_3-SiO_2$ 系ガラスを用いた多層基板用低温焼成磁器組成物が提案されている。ところがこの公報において用いられる組成物はガラスのみから構成されるために抗折強度が低く、熱膨張係数は $7 \times 10^{-6}/^{\circ}C$ 以下と低いために、プリント基板への実装時に発生する応力に耐えられず、実装不良を生じてしまうものである。

【0012】従って、本発明は、高熱膨張特性を有する絶縁基板の表面あるいは内部にメタライズ配線層を具備する配線基板や、高熱膨張特性を有し且つ半導体素子が収納された半導体素子収納用パッケージをガラス-エポキシ樹脂等を絶縁体とする外部電気回路に対して、強固に且つ長期にわたり安定した接続状態を維持できる高信頼性の半導体素子収納用パッケージ、ならびにその実装構造を提供することを目的とするものである。

【0013】

【課題を解決するための手段】本発明者らは、上記問題点に対して検討を重ねた結果、絶縁基板として、BaOを10重量%以上含有するガラスが焼結過程において結晶化すると、約 $11 ppm/^{\circ}C$ の高熱膨張係数を有することから、かかるガラスに対して、さらにフィラー成分として高熱膨張係数の金属酸化物を添加して焼成温度を銅メタライズ配線層との焼成温度に整合させることにより、銅メタライズ配線層を具備する高熱膨張の絶縁基板からなる配線基板を製造できることを見出し本発明に至った。

【0014】即ち、本発明は、絶縁基板とメタライズ配線層とを具備する配線基板や半導体素子収納用パッケージにおける絶縁基板を、BaOを主成分とし、 B_2O_3 、 SiO_2 のうちの少なくとも1種を含有するガラス粉末を20~80体積%と、 $40^{\circ}C \sim 400^{\circ}C$ における熱膨張係数が $6 ppm/^{\circ}C$ 以上の金属酸化物を含むフィラーを80~20体積%の割合で含む成形体を焼成した $40^{\circ}C \sim 400^{\circ}C$ における熱膨張係数が $8 \sim 18 ppm/^{\circ}C$ の焼結体により構成したものである。

10 【0015】また、本発明によれば、少なくとも有機樹脂を含む絶縁体の表面に配線導体が被着形成された外部電気回路基板上に、絶縁基板として上記のガラスセラミック焼結体を有する半導体素子収納用パッケージや配線基板を接続端子を介して回路基板の配線導体にロウ付け接合し実装されるものである。

【0016】

【発明の実施の形態】以下、本発明を一実施例を示す添付図面に基づき詳細に説明する。図1及び図2は、本発明におけるBGA型の半導体素子収納用パッケージとその実装構造の一実施例を示す図であり、このパッケージは、絶縁基板の表面あるいは内部にメタライズ配線層が配設された、いわゆる配線基板を基礎的構造とするものであり、Aは半導体素子収納用パッケージ、Bは外部電気回路基板をそれぞれ示す。

20 【0017】半導体素子収納用パッケージAは、絶縁基板1と蓋体2とメタライズ配線層3と接続端子4により構成され、絶縁基板1及び蓋体2は半導体素子5を内部に気密に収容するためのキャビティ6を形成する。そして、キャビティ6内にて半導体素子5はガラス、樹脂等の接着剤を介して絶縁基板1に接着固定される。

30 【0018】また、絶縁基板1の表面および内部にはメタライズ配線層3が配設されており、半導体素子5と絶縁基板1の下面に形成された接続端子4と電氣的に接続するように配設されている。図1のパッケージによれば、接続端子4は、接続パッド4aを介して半田（錫-鉛合金）などのロウ材から成る突起状端子4bが装着されている。この突起状端子4bは、球状もしくは柱状のロウ材を接続パッド4aに並べるか、またはスクリーン印刷法によりロウ材を接続パッド4a上に印刷すること
40 により形成される。

【0019】一方、外部電気回路基板Bは、絶縁体7と配線導体8により構成されており、絶縁体7は、少なくとも有機樹脂を含む材料からなり、具体的には、ガラス-エポキシ系複合材料などのように $40 \sim 400^{\circ}C$ における熱膨張係数が $12 \sim 16 ppm/^{\circ}C$ の絶縁材料からなり、一般にはプリント基板等が用いられる。また、この基板Bの表面に形成される配線導体8は、絶縁体7との熱膨張係数の整合性と、良電気伝導性の点で、通常、Cu、Au、Al、Ni、Pb-Snなどの金属導体からなる。
50

【0020】半導体素子収納用パッケージAを外部電気回路基板Bに実装するには、パッケージAの絶縁基板1下面の突起状端子4bを外部電気回路基板Bの配線導体8上に載置当接させ、しかる後、約250~400℃の温度で加熱することにより、半田などのロウ材からなる突起状端子4b自体が溶融して配線導体8と接合することにより外部電気回路基板B上に実装される。この時、配線導体8の表面には突起状端子4bとのロウ材による接続を容易に行うためにロウ材が被着形成されていることが望ましい。

【0021】また、他の例として、図3に示すように前記接続端子として、接続パッド4aに対して高融点材料からなる球状端子9を低融点ロウ材10によりロウ付けしたものが適用できる。この高融点材料は、ロウ付けに使用される低融点ロウ材よりも高融点であることが必要で、ロウ付け用ロウ材が例えばPb40重量%-Sn60重量%の低融点の半田からなる場合、球状端子は例えばPb90重量%-Sn10重量%の高融点半田や、Ag、Cu、Ni、Al、Au、Pt、Feなどの金属により構成される。

【0022】かかる構成においてはパッケージAの絶縁基板1下面の球状端子9を外部電気回路基板Bの配線導体8上に載置当接させ、しかる後、球状端子9を半田などのロウ材11により配線導体8に接着させて外部電気回路基板B上に実装することができる。また、低融点のロウ材としてAu-Sn合金を用いて接続端子を外部電気回路基板に接続してもよく、さらに上記球状端子に代わりに柱状の端子を用いてもよい。

【0023】次に、図4にリードレスチップキャリア

(LCC)型パッケージCの外部電気回路基板Bへの実装構造について説明する。なお、図4において、図1と同一部材については同一の符号を付与した。図4におけるパッケージCでは、半導体素子の電極と個々に接続されたメタライズ配線層3が絶縁基板1の4つの側面に導出され、側面に導出されたメタライズ配線層が接続端子4を構成している。また、このパッケージCによれば、電磁波障害を防止するために、半導体素子5を収納するキャビティ6内にエポキシ樹脂等が充填され、またキャビティは導電性樹脂からなる蓋体12により密閉されている。また、パッケージCの底面にはアースのための導電層13が形成されている。

【0024】このパッケージCをプリント基板などの外部電気回路基板Bに実装するには、パッケージCの絶縁基板1側面の接続端子4を外部電気回路基板Bの配線導体8上に載置当接させてロウ材等により電氣的に接続する。この時、接続端子4は配線導体8の表面にはロウ材による接続を容易に行うためでそれぞれロウ材が被着されていることが望ましい。

【0025】(絶縁基板の材質) 本発明によれば、このような外部電気回路基板Bの表面に実装される半導体素

子収納用パッケージとして、その絶縁基板1が40~400℃の温度範囲における熱膨張係数が8~18ppm/℃、特に9~14ppm/℃の焼結体からなることが重要である。これは、前述した外部電気回路基板Bとの熱膨張差により熱応力の発生を緩和し、外部電気回路基板BとパッケージAとの電氣的接続状態を長期にわたり良好な状態に維持するために重要であり、この熱膨張係数が8ppm/℃より小さいか、あるいは18ppm/℃より大きいと、いずれも熱膨張差に起因する熱応力が大きくなり、外部電気回路基板BとパッケージAとの電氣的接続状態が悪化することを防止することができない。

【0026】なお、絶縁基板の熱膨張係数が8~18ppm/℃と大きくなるに伴い、Siを基板とする半導体素子との熱膨張差が逆に大きくなってしまふ。そのため、接着材としては、半導体素子が熱膨張差により剥離しないように半導体素子の絶縁基板への接着材を適宜選択することが必要である。望ましくは、その熱膨張差を緩衝可能な可撓性の材料により接着することが望ましく、例えば、エポキシ系、ポリイミド系などの有機系接着材や、場合によってはこれにAgなどの金属を配合したものが好適に使用される。

【0027】本発明によれば、このような高熱膨張係数を有する絶縁基板を構成する焼結体として、BaOを主成分とし、B₂O₃、SiO₂のうちの少なくとも1種を含有するガラス(以下、BaO系ガラスという場合もある。)を20~80体積%と、フィラー成分を80~20体積%含む成形体を焼成してなる焼結体により構成するものである。なお、BaO系ガラスとしては、結晶性ガラスであることが好ましい。結晶性ガラスとは、焼結過程において、ガラス単独でも結晶相を析出する性質、あるいはガラスとフィラーと反応して結晶相を生成することのできる性質を具備するものである。

【0028】このBaO系ガラスとフィラー成分の量を上記の範囲に限定したのは、上記ガラス成分量が20体積%より少ない、言い換えればフィラー成分が80体積%より多いと液相焼結することができずに高温で焼成する必要があり、その場合、メタライズ同時焼成においてメタライズが溶融してしまう。また、結晶性ガラスが80体積%より多い、言い換えるとフィラー成分が20体積%より少ないと焼結体の特性が結晶性ガラスの特性に大きく依存してしまい、材料特性の制御が困難となるとともに、焼結開始温度が低くなるために配線導体と同時焼成できないといった問題が生じる。また、原料のコストも高くなる。

【0029】また、絶縁基板のBaO系ガラスにおいて、BaO量を主成分とするとは、ガラス中に50重量%以上含有されることを意味するもので、このBaO量が上記の範囲より少ないと、熱膨張係数が8ppm/℃より低くなり、SiO₂が置換して焼成温度も高くなる

ためである。特にBaO量は60～99重量%以上が望ましい。また、BaO系ガラス中には、上記BaOとともに B_2O_3 および SiO_2 のうちの少なくとも1種を含む。これらはガラスとしての低温焼結性を促進し、BaOと反応して結晶化を促進させる成分であり、 SiO_2 および B_2O_3 のうちの少なくとも1種を1～50重量%の割合で含む。その他ガラスの構成成分としては、ZnO、 Al_2O_3 等が10重量%以下の割合で含有される。また、このBaO系ガラスは焼結過程で、結晶化して $BaAl_2Si_2O_8$ あるいは $BaSi_2O_8$ 、 $BaB_2Si_2O_8$ 等の少なくともBa、Siを含む結晶相が析出するものであることが望ましい。

【0030】さらに、上記BaO系ガラスの屈伏点は400℃～800℃、特に400～650℃であることが望ましい。これは、ガラスおよびフィラーからなる混合物を成形する場合、有機樹脂等の成形用バインダーを添加するが、このバインダーを効率的に除去するとともに、絶縁基体と同時に焼成されるメタライズとの焼成条件のマッチングを図るために必要であり、屈伏点が400℃より低いと結晶性ガラスが低い温度で焼結が開始されるために、例えばAg、Cu等の焼結開始温度が600～800℃のメタライズとの同時焼成ができず、また成形体の緻密化が低温で開始するためにバインダーは分解揮散できなくなりバインダー成分が残留し特性に影響を及ぼす結果になるためである。一方、屈伏点が800℃より高いと結晶性ガラス量を多くしないと焼結しにくくなるため、高価な結晶性ガラスを大量に必要とするために焼結体のコストを高めることになる。

【0031】このフィラー成分は、結晶性ガラスの屈伏点に応じ、その量を適宜調整することが望ましい。即ち、結晶性ガラスの屈伏点が400℃～650℃と低い場合、低温での焼結性が高まるためフィラーの含有量は50～80体積%の比較的多く配合できる。これに対して、結晶性ガラスの屈伏点が650℃～800℃と高い場合、焼結性が低下するためフィラーの含有量は20～50体積%の比較的少なく配合することが望ましい。

【0032】本発明において用いられる上記BaO系ガラスは、フィラー無添加では収縮開始温度は700℃以下で、850℃以上では溶融してしまい、銅等のメタライズ配線層等とともに同時焼成することができない。しかし、フィラーを20～80体積%の割合で混合することにより焼成温度において、結晶の析出とフィラー成分を液相焼結させるための液相を形成させることができる。また、成形体全体の収縮開始温度を上昇させることができるため、このフィラーの含有量の調整により用いる銅等のメタライズ配線層との同時焼成条件のマッチングを図ることができる。また、原料コストを下げるためには高価な結晶性ガラスの含有量を減少させることが好ましい。

【0033】例えば、メタライズ配線層をAg、Cu、

Auのうちの1種を主として構成する場合、これらのメタライズの焼成は600～1000℃で生じるため、同時焼成を行うには、結晶性ガラスの屈伏点は400℃～650℃であり、フィラーの含有量は50～80体積%であるのが好ましい。また、このように高価な結晶性ガラスの配合量を低減することにより焼結体のコストも低減できる。

【0034】また、BaO系ガラスの焼成後の40℃～400℃における熱膨張係数が6～18ppm/℃、特に、7～13ppm/℃であることも必要である。これは、熱膨張係数が上記範囲を逸脱するとフィラーとの熱膨張差が生じ、焼結体の強度の低下の原因になる。また、フィラーの熱膨張係数が6ppm/℃未満では、焼結体の熱膨張係数を8～18ppm/℃にすることも困難となる。

【0035】上記の特性を満足するBaO系ガラスとしては、BaO- Al_2O_3 - SiO_2 系、BaO-SrO- Al_2O_3 - SiO_2 系、BaO- Al_2O_3 - B_2O_3 - SiO_2 系、BaO-CaO- Al_2O_3 - SiO_2 系、BaO-CaO- Al_2O_3 - B_2O_3 - SiO_2 系、BaO-MgO-ZnO- B_2O_3 - SiO_2 系、BaO-CaO-ZnO-MgO- Al_2O_3 - SiO_2 系、BaO-Na₂O-K₂O- SiO_2 系のガラス等が挙げられる。

【0036】この結晶性ガラスとフィラーとの混合物は、適当な有機樹脂バインダーを添加した後、所望の成形手段、例えば、ドクターブレード、圧延法、金型プレス等によりシート状に任意の形状に成形後、焼成する。

【0037】焼成にあたっては、まず、成形のために配合したバインダー成分を除去する。バインダーの除去は、700℃前後の大気雰囲気中で行われるが、配線導体としてCuを用いる場合には、水蒸気を含む100～700℃の窒素雰囲気中で行われる。この時、成形体の収縮開始温度は700～850℃程度であることが望ましく、かかる収縮開始温度がこれより低いとバインダーの除去が困難となるため、成形体中の結晶性ガラスの特性、特に屈伏点を前述したように制御することが必要となる。

【0038】焼成は、850℃～1300℃の酸化性雰囲気中で行われ、これにより相対密度90%以上まで緻密化される。この時の焼成温度が850℃より低いと緻密化することができず、1300℃を越えるとメタライズ配線層との同時焼成でメタライズ層が溶融してしまう。但し、配線導体としてCuを用いる場合には、850～1050℃の窒素などの非酸化性雰囲気中で行われる。

【0039】このようにして作製されたガラスセラミック焼結体中には、結晶性ガラスから生成した結晶相、結晶性ガラスとフィラーとの反応により生成した結晶相、あるいはフィラー成分が分解して生成した結晶相等が存

在し、これらの結晶相の粒界にはガラス相が存在する。析出する結晶相としては、焼結体全体の熱膨張係数を高める上で、少なくとも40～400℃における熱膨張係数が6 ppm/℃以上の結晶相が析出することが望ましい。

【0040】このような熱膨張係数が6 ppm/℃以上の結晶相としては、クリストバライト (SiO_2)、クォーツ (SiO_2)、トリジマイト (SiO_2)、フォルステライト ($2\text{MgO} \cdot \text{SiO}_2$)、スピネル ($\text{MgO} \cdot \text{Al}_2\text{O}_3$)、ウォラストナイト ($\text{CaO} \cdot \text{SiO}_2$)、モンティセラナイト ($\text{CaO} \cdot \text{MgO} \cdot \text{SiO}_2$)、ネフェリン ($\text{Na}_2\text{O} \cdot \text{Al}_2\text{O}_3 \cdot \text{SiO}_2$)、リチウムシリケート ($\text{Li}_2\text{O} \cdot \text{SiO}_2$)、ジオプサイド ($\text{CaO} \cdot \text{MgO} \cdot 2\text{SiO}_2$)、メルビナイト ($3\text{CaO} \cdot \text{MgO} \cdot 2\text{SiO}_2$)、アケルマイト ($2\text{CaO} \cdot \text{MgO} \cdot 2\text{SiO}_2$)、マグネシア (MgO)、アルミナ (Al_2O_3)、ネフェリン ($\text{Na}_2\text{O} \cdot \text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$)、ひすい ($\text{Na}_2\text{O} \cdot \text{Al}_2\text{O}_3 \cdot 4\text{SiO}_2$)、カーネギアイト ($\text{Na}_2\text{O} \cdot \text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$)、エンスタタイト ($\text{MgO} \cdot \text{SiO}_2$)、ホウ酸マグネシウム ($2\text{MgO} \cdot \text{B}_2\text{O}_3$)、セルシアン ($\text{BaO} \cdot \text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$)、 $\text{B}_2\text{O}_3 \cdot 2\text{MgO} \cdot 2\text{SiO}_2$ 、ガーナイト ($\text{ZnO} \cdot \text{Al}_2\text{O}_3$)、ペタライト ($\text{LiAlSi}_4\text{O}_{10}$) の群から選ばれる少なくとも1種以上が挙げられる。これらの中でも特に8 ppm/℃以上の結晶相が良い。また、上記フィラー中には、その添加により最終焼結体の熱膨張係数が18 ppm/℃を越える場合がある。その場合には、熱膨張係数が小さいフィラーと混合して熱膨張係数を適宜制御することが必要である。

【0041】また、上記焼結体を絶縁基板として、Ag、Cu、Ni、Pd、Auのうちの1種以上からなるメタライズ配線層を配設した配線基板やパッケージを製造するには、絶縁基板を構成するための前述したような結晶性ガラスとフィラーからなる原料粉末に適当な有機バインダー、可塑剤、溶剤を添加混合して泥漿物を作るとともに該泥漿物をドクターブレード法やカレンダーロール法を採用することによってグリーンシート（生シート）と作製する。そして、メタライズ配線層3及び接続パッドとして、適当な金属粉末に有機バインダー、可塑剤、溶剤を添加混合して得た金属ペーストを前記グリーンシートに周知のスクリーン印刷法により所定パターンに印刷塗布する。また、場合によっては、前記グリーンシートに適当な打ち抜き加工してスルーホールを形成し、このホール内にもメタライズペーストを充填する。そしてこれらのグリーンシートを複数枚積層し、グリーンシートとメタライズとを同時焼成することにより多層構造のパッケージを得ることができる。

【0042】

【実施例】以下、本発明をさらに具体的な例で説明す

る。

実施例1

結晶性ガラスとして、

- ① 重量比率で15% BaO - 25% ZnO - 45% P_2O_5 - 10% Al_2O_3 - 5% SiO_2 (熱膨張係数10 ppm/℃、屈伏点500℃)
 - ② 重量比率で20% BaO - 5% Al_2O_3 - 10% Na_2O - 10% K_2O - 55% SiO_2 (熱膨張係数10 ppm/℃、屈伏点650℃)
 - 10 ③ 重量比率で25% BaO - 10% Al_2O_3 - 5% B_2O_3 - 60% SiO_2 (熱膨張係数8 ppm/℃、屈伏点800℃)
 - ④ 重量比率で25% BaO - 2% Al_2O_3 - 1% B_2O_3 - 72% SiO_2 (熱膨張係数8 ppm/℃、屈伏点850℃)
- の3種のガラスを準備し、このガラスに対して表1に示すようにフィラー成分として、
- フォルステライト ($2\text{MgO} \cdot \text{SiO}_2$ 、熱膨張係数10 ppm/℃)
- 20 クォーツ (SiO_2 、熱膨張係数15 ppm/℃)
- クリストバライト (SiO_2 、熱膨張係数20 ppm/℃)
- ペタライト ($\text{LiAlSi}_4\text{O}_{10}$ 、熱膨張係数8 ppm/℃)
- MgO (熱膨張係数9 ppm/℃)
- ネフェリン ($\text{Na}_2\text{O} \cdot \text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$ 、熱膨張係数10 ppm/℃)
- ムライト ($3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$ 、熱膨張係数4 ppm/℃)
- 30 アルミナ (Al_2O_3 、熱膨張係数7 ppm/℃)
- を用いて表1に示す調合組成になるように秤量混合した。この混合物を粉碎後、有機バインダーを添加して十分に混合した後、1軸プレス法により3.5×3.5×15mmの形状の成形体を作製し、この成形体を700℃の大気中で脱バインダ処理した後、大気中で650～1200℃で焼成して焼結体を作製した。
- 【0043】次に、上記のようにして得られた焼結体に対して40～400℃の熱膨張係数を測定し表1に示した。また、焼結体を直径60mm、厚さ2mmに加工
- 40 し、JISC2141の手法で比誘電率と誘電損失を求めた。測定はLCRメータ (Y. H. P4284A) を用いて行い、1MHz、1.0V rsmの条件で25℃における静電容量を測定し、この静電容量から25℃における比誘電率を測定した。
- 【0044】次に、表1における各原料組成物を用いて、溶媒としてトルエンとイソプロピルアルコール、バインダーとしてアクリル樹脂、可塑剤としてDBP (ジブチルフタレート) を用いてドクターブレード法により厚み500μmのグリーンシートを作製した。
- 50 【0045】このグリーンシートの表面にAg-Ptメ

タライズペーストをスクリーン印刷法に基づきメタライズ配線層を塗布した。また、グリーンシートの所定箇所にスルーホールを形成しスルーホール内が最終的に基板の下面に露出するように形成し、そのスルーホール内にもAg-Ptメタライズペーストを充填した。そして、メタライズペーストが塗布されたグリーンシートをスルーホールの位置合わせを行いながら6枚積層し圧着した。

【0046】この積層体を700℃で大気中で脱バインダ後、各焼成温度で大気中でメタライズ配線層と絶縁基板とを同時に焼成しパッケージ用の配線基板を作製した。この時、同時焼成によるAgメタライズ層に対して、メタライズ層の溶融、焼結不良についての評価を行った。

【0047】次に、配線基板の下面にスルーホールに接続する箇所に凹部を形成しAg-Ptメタライズからなる接続パッドを作製した。そして、その接続パッドに図1に示すように半田（錫60～10%-鉛40～90%）からなる接続端子を取着した。なお、接続端子は、1cm² 当たり30端子の密度で配線基板の下面全体に形成した。

【0048】一方、ガラス-エポキシ基板からなる40～800℃における熱膨張係数が13ppm/℃の絶縁体の表面に銅箔からなる配線導体が形成されたプリント基板を準備し、上記のパッケージ用配線基板をプリント基板の上の配線導体とパッケージ用絶縁基板の接続端子が接続されるように位置合わせし、これをN₂の雰囲気中で260℃で3分間熱処理しパッケージ用配線基板をプリント基板表面に実装した。この熱処理によりパッケージ用配線基板の半田からなる接続端子が溶けてプリント基板の配線導体と電氣的に接続されたことを確認した。

【0049】（実装時の熱サイクル試験）上記のようにしてパッケージ用配線基板をプリント基板表面に実装したものを大気雰囲気にて-40℃と125℃の各温度に制御した恒温槽に試験サンプルを15分/15分の保持を1サイクルとして最高1000サイクル繰り返した。そして、各サイクル毎にプリント基板の配線導体とパッケージ用配線基板との電気抵抗を測定し電気抵抗に変化が現れるまでのサイクル数を表1に示した。

【0050】

【表1】

| No. | 組立 (体積) | | 重量 (C) | 長さ (C) | 幅 (C) | 高さ (C) | 容積率 | 断面積 $\times 10^{-4}$ | 耐力 MPa | 耐力係数 | 耐力 (kg) |
|------|----------|----------|-----------|-----------|----------|--------------|-----|-------------------------|-----------|-------|------------|
| | 構造 形式 | フイラー | | | | | | | | | |
| 1 | ① 45 | 70x70x10 | 55 | 750 | 850 | 12.6 | 6.3 | 30 | 良好 | >1000 | |
| * 2 | ① 100 | ———— | 400 | 650 | 12.1 | 5.5 | 29 | 劣化 脆折不良 | | | |
| 3 | ① 33 | 70x70x10 | 67 | 750 | 950 | 11.2 | 6.8 | 25 | 良好 | >1000 | |
| 4 | ① 30 | 70x70x10 | 60 | 720 | 950 | 12.2 | 6.7 | 16 | 良好 | >1000 | |
| 5 | ① 33 | 70x70x10 | 67 | 700 | 950 | 12.9 | 7.1 | 31 | 良好 | >1000 | |
| * 6 | ① 50 | 70x70x10 | 40 | 820 | 900 | 6.0 | 6.9 | 46 | 良好 | ZD | |
| * 7 | ① 85 | 70x70 | 15 | 500 | 700 | 9.1 | 5.7 | 21 | 劣化 脆折不良 | | |
| 8 | ① 50 | 70x70 | 50 | 700 | 850 | 12.5 | 5.0 | 49 | 良好 | >1000 | |
| * 9 | ① 15 | 70x70 | 85 | 1200 | 1200 | 耐力不足の恐れがあります | | | | | |
| 10 | ① 45 | 70x70 | 47 | 750 | 950 | 13.2 | 5.7 | 57 | 良好 | >1000 | |
| 11 | ① 45 | 70x70x10 | 55 | 700 | 950 | 17.5 | 5.0 | 51 | 良好 | >1000 | |
| 12 | ① 45 | 70x70x10 | 55 | 750 | 950 | 12.5 | 6.3 | 31 | 良好 | >1000 | |
| 13 | ① 45 | 70x70 | 55 | 650 | 850 | 10.5 | 7.0 | 56 | 良好 | >1000 | |
| 14 | ① 45 | 70x70 | 55 | 780 | 900 | 12.2 | 5.5 | 35 | 良好 | >1000 | |
| * 15 | ① 85 | 70x70 | 15 | 480 | 700 | 12.3 | 6.1 | 30 | 劣化 脆折不良 | | |
| * 16 | ① 50 | 70x70 | 50 | 720 | 950 | 6.1 | 5.7 | 37 | 良好 | ZD | |
| 17 | ② 80 | 70x70x10 | 20 | 750 | 850 | 12.2 | 7.2 | 32 | 良好 | >1000 | |
| * 18 | ② 85 | 70x70 | 15 | 580 | 850 | 12.4 | 5.5 | 26 | 劣化 脆折不良 | | |
| * 19 | ② 80 | 70x70 | 40 | 730 | 900 | 26.0 | 6.4 | 37 | 良好 | 300 | |
| 20 | ② 55 | 70x70 | 35 | 730 | 900 | 17.3 | 6.9 | 37 | 良好 | >1000 | |
| 21 | ② 75 | 70x70x10 | 18 | 700 | 850 | 18.0 | 6.8 | 34 | 良好 | >1000 | |
| 22 | ② 75 | 70x70x10 | 25 | 630 | 850 | 12.5 | 7.1 | 40 | 良好 | >1000 | |
| 23 | ② 75 | 70x70 | 25 | 600 | 850 | 10.3 | 6.5 | 35 | 良好 | >1000 | |
| 24 | ② 75 | 70x70 | 25 | 640 | 850 | 11.8 | 7.5 | 37 | 良好 | >1000 | |
| 25 | ② 65 | 70x70x10 | 10 | 680 | 850 | 11.5 | 6.9 | 35 | 良好 | >1000 | |
| * 26 | ③ 50 | 70x70 | 10 | 650 | 850 | 12.1 | 5.7 | 21 | 劣化 脆折不良 | | |
| 27 | ③ 75 | 70x70 | 25 | 730 | 900 | 12.7 | 5.5 | 19 | 良好 | >1000 | |
| 28 | ③ 60 | 70x70 | 40 | 780 | 910 | 13.2 | 5.2 | 18 | 良好 | >1000 | |
| 29 | ④ 80 | 70x70 | 20 | 700 | 900 | 12.5 | 6.1 | 20 | 良好 | >1000 | |
| 30 | ④ 75 | 70x70 | 25 | 780 | 910 | 13.0 | 6.0 | 18 | 良好 | >1000 | |

*日とは本邦外の船舶の積荷を示す。

【0051】表1より明らかなように、ガラスの含有量が20体積%より少ない試料No. 9では、緻密な焼結体を得ることができず、80体積%を越える試料No. 2, 7, 15, 18, 26では低温で磁器が緻密化してしまいメタライズが焼結されず同時焼成できなかった。また、ガラス量が適当であっても、フィラーとの組み合わせによって焼結体の熱膨張係数が8~18 ppm/℃を逸脱する試料No. 6, 16および19では、熱サイクル試験において200~300サイクルで抵抗変化が生じた。

【0052】これに対してガラス量が適量でその焼結体の熱膨張係数が $8 \sim 18 \text{ ppm}/^\circ\text{C}$ の本発明品はA g - P tメタライズの同時焼成も良好であり、これを用いて作製したパッケージ用配線基板では昇降温1000サイクル後もプリント基板の配線導体とパッケージ用配線基板との間に電気抵抗変化は全く見られず、極めて安定で良好な電氣的接続状態を維持できた。

【0053】

【発明の効果】以上詳述したように、本発明の配線基板および半導体素子収納用パッケージによれば、熱膨張係

数が大きいプリント基板などの外部電気回路基板に実装した場合に、両者の熱膨張係数の差に起因する応力発生を抑制し、パッケージと外部電気回路とを長期間にわたり正確、かつ強固に電氣的接続させることが可能となる。しかも、半導体回路素子の大型化による多ピン化に十分対応できる信頼性の高いパッケージの実装構造を実現できる。

【0054】さらに、銅などのメタライズとの同時焼成が可能であるために、高品質で且つ安価な配線基板および半導体素子収納用パッケージを提供できる。

【図面の簡単な説明】

【図１】本発明のＢＧＡ型の半導体素子収納用パッケージの実装構造を説明するための断面図である。

【図2】 図1の要部拡大断面図である。

【図3】接続端子の他の実施例における要部拡大断面図である。

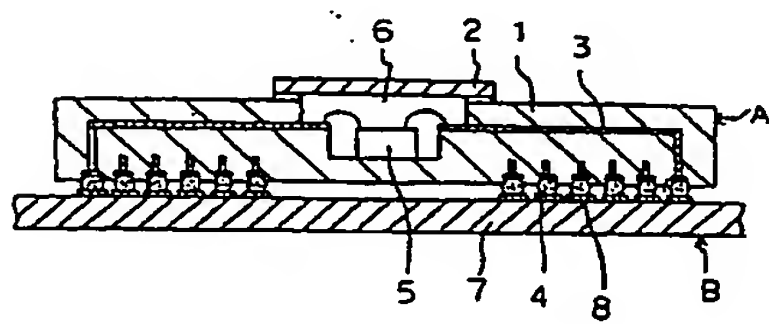
【図４】本発明のリードレスチップキャリア型のパッケージの実装構造を説明するための断面図である。

【符号の説明】

50 A 半導体素子収納用パッケージ

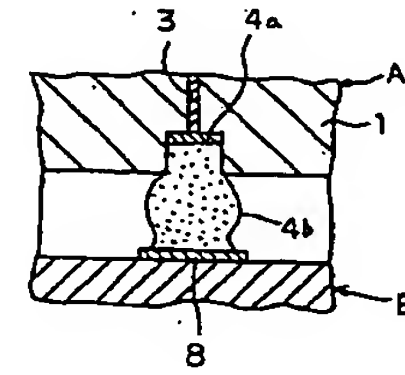
- B 外部電気回路基板
 C LCC型パッケージ
 1 絶縁基板
 2, 12 蓋体
 3 メタライズ配線層
 4 接続端子
 4a 接続パッド
 4b 突起状端子

【図1】

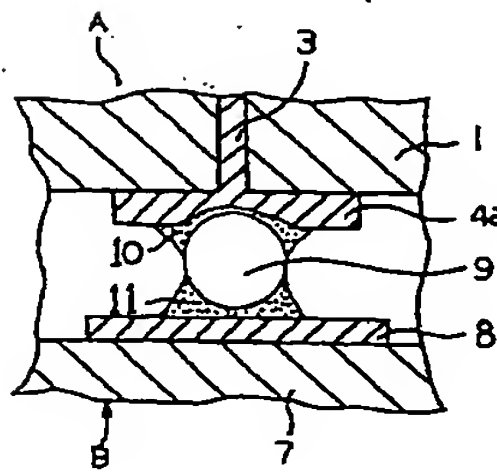


- 5 半導体素子
 6 キャビティ
 7 絶縁体
 8 配線導体
 9 球状端子
 10, 11 低融点ろう材
 13 導電層

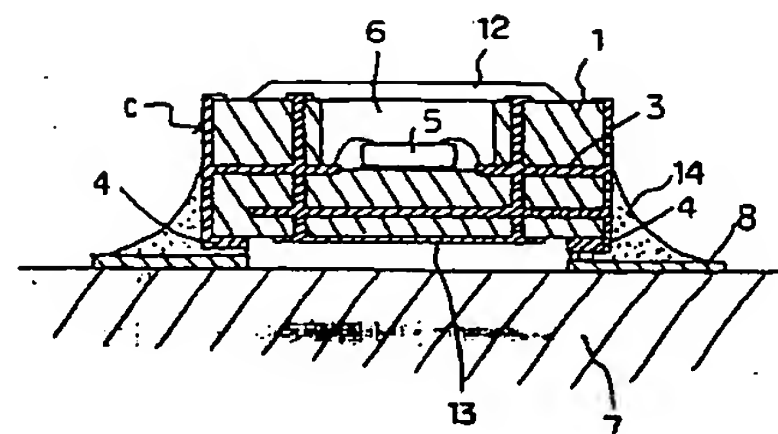
【図2】



【図3】



【図4】



フロントページの続き

(51) Int. Cl.⁶
 H05K 1/03

識別記号 庁内整理番号
 610

F I
 H01L 23/12

技術表示箇所
 J

(72) 発明者 米倉 秀人
 鹿児島県国分市山下町1番4号 京セラ株
 式会社総合研究所内

(72) 発明者 浜田 紀彰
 鹿児島県国分市山下町1番4号 京セラ株
 式会社総合研究所内